



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Tetsuya NISHIYAMA et al.

Application No.: 10/026,633

Docket No.: 111598

Filed: December 27, 2001

For: OSCILLATION CIRCUIT WITH VOLTAGE-CONTROLLED OSCILLATORS

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2001-000604 filed January 5, 2001.

In support of this claim, a certified copy of said original foreign application:

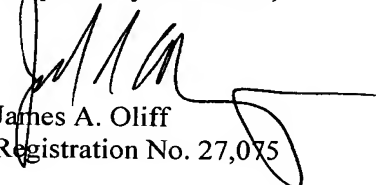
 X is filed herewith.

 was filed on in Parent Application No. filed .

 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,


James A. Oliff
Registration No. 27,075

Joel S. Armstrong
Registration No. 36,430

JAO:JSA/zmc
Date: March 29, 2002

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

**DEPOSIT ACCOUNT USE
AUTHORIZATION**
Please grant any extension
necessary for entry;
Charge any fee due to our
Deposit Account No. 15-0461



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月 5日

出 願 番 号

Application Number:

特願2001-000604

[ST.10/C]:

[JP2001-000604]

出 願 人

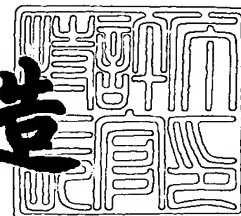
Applicant(s):

ティーディーケー株式会社

2002年 1月25日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3001753

【書類名】 特許願

【整理番号】 P-02130

【提出日】 平成13年 1月 5日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H03L 7/00

【発明の名称】 発振回路

【請求項の数】 16

【発明者】

 【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

 【氏名】 西山 哲哉

【発明者】

 【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

 【氏名】 小林 浩

【特許出願人】

 【識別番号】 000003067

 【氏名又は名称】 ティーディーケイ株式会社

【代理人】

 【識別番号】 100072051

 【弁理士】

 【氏名又は名称】 杉村 興作

【選任した代理人】

 【識別番号】 100059258

 【弁理士】

 【氏名又は名称】 杉村 暁秀

【手数料の表示】

 【予納台帳番号】 074997

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 発振回路

【特許請求の範囲】

【請求項 1】 それぞれが共振回路を有する第 1 および第 2 の電圧制御発振回路と、第 1 の電圧制御発振回路から発生される高周波信号を第 2 の電圧制御発振回路へ帰還する第 1 のバッファ増幅回路と、前記第 2 の電圧制御発振回路から発生される高周波信号を前記第 1 の電圧制御発振回路へ帰還する第 2 のバッファ増幅回路とを具え、前記第 1 および第 2 の電圧制御発振回路の各々の共振回路には可変容量素子を用い、これら第 1 および第 2 の電圧制御発振回路の共振回路に用いられた可変容量素子に印加する電圧を等しく調整して第 1 および第 2 の電圧制御発振回路から発生される周波数が互いに等しく、位相が 90 度ずれた高周波信号の周波数を制御するように構成したことを特徴とする発振回路。

【請求項 2】 前記第 1 および第 2 の電圧制御発振回路より流れる電流および前記第 1 および第 2 のバッファ増幅回路より流れる電流を、所望の位相ノイズ特性が得られるような値に固定したことを特徴とする請求項 1 に記載の発振回路。

【請求項 3】 前記第 1 および第 2 の電圧制御発振回路の共振回路を、インダタンスを有する素子と、容量を有する素子との結合を含む回路を以て構成したことを特徴とする請求項 1 または 2 に記載の発振回路。

【請求項 4】 前記第 1 および第 2 の電圧制御発振回路の各々が、ベースおよびコレクタを交差結合し、エミッタを共通に接続した第 1 および第 2 のトランジスタと、これらのトランジスタのコレクタ間に接続された一対の可変容量素子と、前記第 1 および第 2 のトランジスタのコレクタ間に接続された一対のコイルと、前記一対の可変容量素子の共通接続点に接続された制御端子と、前記一対のコイルの共通接続点に接続された電源端子とを具え、前記第 1 および第 2 のバッファ増幅回路の各々が、エミッタを共通に接続した第 3 および第 4 のトランジスタを具えることを特徴とする請求項 1 ～ 3 の何れかに記載の発振回路。

【請求項 5】 前記第 1 および第 2 のトランジスタの共通に接続されたエミッタが直列に接続された第 5 のトランジスタおよび抵抗を介して基準電位に接続され、前記第 3 および第 4 のトランジスタの共通に接続されたエミッタが直列に接続

された第6のトランジスタおよび抵抗を介して基準電位に接続され、前記第5のトランジスタのベースおよび前記第6のトランジスタのベースを所定のバイアス電源に接続したことを特徴とする請求項4に記載の発振回路。

【請求項6】 前記第1および第2の電圧制御発振回路の各々の第1および第2のトランジスタの互いに交差結合したベースおよびコレクタ間にコンデンサを接続し、それぞれのコンデンサと関連するトランジスタのベースとの間の接続点を、それぞれ抵抗を介してバイアス回路に接続したことを特徴とする請求項4または5に記載の発振回路。

【請求項7】 前記可変容量素子がバラクタダイオードであることを特徴とする請求項1～6の何れかに記載の発振回路。

【請求項8】 前記第1および第2の電圧制御発振回路および第1および第2のバッファ増幅回路を単一の半導体チップに形成した集積回路を以て構成したことを特徴とする請求項1～7の何れかに記載の発振回路。

【請求項9】 それぞれが共振回路を有する複数の電圧制御発振回路と、これと同数のバッファ増幅回路とを交互にリング状に接続し、各電圧制御発振回路の共振回路には可変容量素子を用い、前記各電圧制御発振回路の共振回路に用いられたそれぞれの可変容量素子に等しい電圧を印加し、この電圧を調整することで前記各電圧制御発振回路から発生される周波数が互いに等しく、所定の位相だけずれた高周波信号の周波数を制御するように構成したことを特徴とする発振回路。

【請求項10】 前記各電圧制御発振回路より流れる電流および前記各バッファ増幅回路より流れる電流を、所望の位相ノイズ特性が得られるような値に固定したことを特徴とする請求項9に記載の発振回路。

【請求項11】 前記各電圧制御発振回路の共振回路を、インダタンスを有する素子と、容量を有する素子との結合を含む回路を以て構成したことを特徴とする請求項9または10に記載の発振回路。

【請求項12】 前記各電圧制御発振回路が、ベースおよびコレクタを交差結合し、エミッタを共通に接続した第1および第2のトランジスタと、これらのトランジスタのコレクタ間に接続された一対の可変容量素子と、前記第1および第2のトランジスタのコレクタ間に接続された一対のコイルと、前記一対の可変容量

素子の共通接続点に接続された制御端子と、前記一对のコイルの共通接続点に接続された電源端子とを具え、前記各バッファ増幅回路が、エミッタを共通に接続した第3および第4のトランジスタを具えることを特徴とする請求項9～11の何れかに記載の発振回路。

【請求項13】 前記第1および第2のトランジスタの共通に接続されたエミッタが直列に接続された第5のトランジスタおよび抵抗を介して基準電位に接続され、前記第3および第4のトランジスタの共通に接続されたエミッタが直列に接続された第6のトランジスタおよび抵抗を介して基準電位に接続され、前記第5のトランジスタのベースおよび前記第6のトランジスタのベースを所定のバイアス電源に接続したことを特徴とする請求項12に記載の発振回路。

【請求項14】 前記各電圧制御発振回路の第1および第2のトランジスタの互いに交差結合したベースおよびコレクタ間にコンデンサを接続し、それぞれのコンデンサと関連するトランジスタのベースとの間の接続点を、それぞれ抵抗を介してバイアス回路に接続したことを特徴とする請求項12または13に記載の発振回路。

【請求項15】 前記可変容量素子がバラクタダイオードであることを特徴とする請求項9～14の何れかに記載の発振回路。

【請求項16】 前記各電圧制御発振回路および前記各バッファ増幅回路を単一の半導体チップに形成した集積回路を以て構成したことを特徴とする請求項9～15の何れかに記載の発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術】

本発明は、周波数が互いに等しく、位相が所定角度だけずれた高周波信号を発生する発振回路に関するものである。

【0002】

【従来の技術】

上述した発振回路は従来より種々の形式のものが提案されているが、負の相互コンダクタンスを有する第1および第2の電圧制御発振回路を、トランスコンダ

クタンスを有する第1および第2のバッファ増幅回路を介してリング状に接続し、第1および第2の電圧制御発振回路から周波数が等しく、位相が90度ずれた高周波信号を発生させるようにした直交発振回路が知られている。

【0003】

このような直交発振回路は、例えばISSCC99/SESSION23/WP23.7, "A 6.5 GHz Monolithic CMOS Voltage-Controlled Oscillator", Ting-Ping Liu, Bell Labs., Lucent Technologies, Holmdel, NJ, U.S.Aや、ISSCC97/SESSION5/COMMUNICATION BUILDING BLOCKS/TP 5.6, "A 0.9-2.2 GHz Monolithic Quadrature Mixers, Oscillator for Direct-Conversion Satellite Receivers", Johan van der Tang, Dieter Kasperkovitz, Philips Research Laboratories, Eindhoven, The Netherlandsに記載されている。

【0004】

このような直交発振回路は、電圧制御発振回路(VCO)を用いて互いに位相が直交する高周波信号を発生するものである。このVCOは、特に単一の半導体チップとして集積化するのに適しており、テレビジョン受像用のBS/CSチューナやワイヤレスLANのトランシーバ、レシーバに使用される。

【0005】

図1は従来のVCOの構成を示す回路図である。第1の電圧制御発振回路VCO1と第2の電圧制御発振回路VCO2とを第1および第2のバッファ増幅回路BAMP1およびBAMP2を介してリング状に接続したものである。第1の電圧制御発振回路VCO1は、コレクタおよびベースを交差接続した1対のトランジスタ11および12を具え、これらトランジスタのコレクタ間にコンデンサ13およびコイル14、15を具えるLC共振回路を接続したものである。コイル14および15の相互接続点は電源電圧Vccに接続され、トランジスタ11および12の共通に接続したエミッタはトランジスタ16のエミッターコレクタ通路および抵抗17を経て第1の共通ラインL1に接続されている。また、この第1の共通ラインL1は大地電位(GND)のような基準電位に接続されている。トランジスタ11および12のコレクタには、互いに位相が反転して相補関係にあ

る出力信号Xおよび

【外1】

\bar{X}

(以後、これを反転Xと称する)を出力する出力端子18および19が接続されている。

【0006】

第2の電圧制御発振回路VCO2も上述した第1の電圧制御発振回路VCO1と同様の構成を持っており、コレクタおよびベースを交差接続した1対のトランジスタ21および22を具え、これらトランジスタのコレクタ間にコンデンサ23およびコイル24、25を具えるLC共振回路が接続されている。コイル24および25の相互接続点は電源電圧Vccに接続され、トランジスタ21および22の共通に接続したエミッタはトランジスタ26のエミッターコレクタ通路および抵抗27を経て第1の共通ラインL1に接続されている。トランジスタ21および22のコレクタには、出力信号Yおよび反転Yを出力する出力端子28および29が接続されている。

【0007】

第1および第2の電圧制御発振回路VCO1とVCO2との間に接続された第1のバッファ増幅回路BAMP1は、それぞれベースが第1の電圧制御発振回路VCO1に設けられたトランジスタ11および12のコレクタに接続された一対のトランジスタ31および32を有している。これらトランジスタ31および32の共通に接続されたエミッタは、トランジスタ33のエミッターコレクタ通路および抵抗34を経て第1の共通ラインL1に接続されている。また、トランジスタ31および32のコレクタは第2の電圧制御発振回路VCO2のトランジスタ22および21のコレクタにそれぞれ接続されている。

【0008】

第2のバッファ増幅回路BAMP2は、それぞれベースが第2の電圧制御発振回路VCO2のトランジスタ21および22のコレクタに接続されている一対のトランジスタ41および42を有しており、これらのトランジスタの共通に接続

されたエミッタはトランジスタ43のエミッターコレクタ通路および抵抗44を経て第1の共通ラインL1に接続されている。また、これらトランジスタ41および42のコレクタは、第1の電圧制御発振回路VCO1のトランジスタ11および12のコレクタにそれぞれ接続されている。

【0009】

トランジスタ16および26のベースに共通に接続された第2の共通ラインL2はトランジスタ51のベースに接続されていると共にトランジスタ52のエミッタに接続されている。このトランジスタ52のベースはトランジスタ51のコレクタに接続され、コレクタは電源電圧Vccに接続されている。また、トランジスタ51のコレクタおよびトランジスタ52のベースは電流源Isに接続されており、トランジスタ51のエミッタは抵抗53を経て第1の共通ラインL1と共に大地電位GNDに接続されている。

【0010】

このようなQVCOにおいては、第1および第2の電圧制御発振回路VCO1およびVCO2の間のカップリングの強さを変えることによって電圧制御発振回路の発振周波数を変化させることができる。このカップリングの強さは、第1および第2のバッファ増幅回路BAMP1およびBAMP2から流れる電流 I_1 と、第1および第2の電圧制御発振回路VCO1およびVCO2から流れる電流 I_0 との比 I_1/I_0 で定義されている。したがって、第1および第2のバッファ増幅回路BAMP1およびBAMP2に接続されたトランジスタ33および43のベースに印加される制御電圧 V_c を変えることによって第1および第2のバッファ増幅回路を流れる電流 I_1 を変化させて周波数を調整するようにしている。

【0011】

図2A～Cは、図1に示した従来のQVCOにおいて制御電圧 V_c を変化させたときの各VCOのインピーダンスの変動を示すグラフであり、発振周波数と共振点の関係を点線で示している。従来のQVCOでは、 $I_1=0$ とした場合には、1つの共振点のみが現れるが、実際には $I_1=0$ ということではなく、グラフにも示されているように基本的に2つの共振点が現れ、 $I_1=0$ としたときの共振点に近い方の共振点の周波数で発振しようとする。

【 0 0 1 2 】

図 2 A, B および C は、制御電圧を $V_C = 1.4 \text{ V}$, $V_C = 1.1 \text{ V}$ および $V_C = 0.95 \text{ V}$ と順次変化させてシミュレーションしたものであるが、バッファ増幅回路を流れる電流 I_1 の値は制御電圧 V_C の減少に伴って小さくなる。図 2 C では、共振点の周波数が約 1.85 GHz であるのに対し、発振周波数は約 1.7 GHz である。また図 2 B では、共振点の周波数が約 2.09 GHz であるのに対し、発振周波数は約 1.83 GHz であり、図 2 A では、共振点の周波数が約 2.48 GHz で、発振周波数は約 2.06 GHz である。したがって、共振点の周波数と発振周波数との差は、図 2 C, 2 B, 2 A の順に約 140 MHz 、約 260 MHz 、約 420 MHz と大きくなっている。

【 0 0 1 3 】

【発明が解決すべき課題】

上述したように従来の QVCO 等の発振回路において、制御電圧 V_c が低く、したがって第 1 および第 2 のバッファ増幅回路 BAMP 1 および BAMP 2 を流れる電流 I_1 が小さいとき、すなわち第 1 および第 2 の電圧制御発振回路 VCO 1 および VCO 2 間のカップリングが弱いときは、発振ポイントが共振回路の共振点付近にあるが、制御電圧 V_c を高くして第 1 および第 2 のバッファ増幅回路 BAMP 1 および BAMP 2 を流れる電流 I_1 を大きくして発振周波数を上げていくと、それに応じて発振周波数が共振点からずれる。位相ノイズは、この共振点の周波数と発振周波数とのずれに大きく影響され、結局、第 1 および第 2 のバッファ増幅回路 BAMP 1 および BAMP 2 を流れる電流 I_1 と、第 1 および第 2 の電圧制御発振回路 VCO 1 および VCO 2 を流れる電流 I_0 との比 I_1 / I_0 に依存し、この比の値が大きくなればなるほど位相ノイズは悪くなる。

【 0 0 1 4 】

上述したように、従来構成における QVCO 等の発振回路においては、発振周波数のレンジの上端と下端とでは位相ノイズの値が大きく変動することになる。このような欠点を解消するために、第 1 および第 2 の電圧制御発振回路 VCO 1 および VCO 2 を流れる電流 I_0 を大きくすることが考えられるが、発振周波数のレンジが狭くなるという別の問題が起こる。したがって、位相ノイズを良好に

保ったままで発振周波数のレンジを広げるためには、第1および第2のバッファ増幅回路BAMP1およびBAMP2を流れる電流 I_1 も大きくする必要があり、その場合には消費電力が増大すると共に上述したように位相ノイズが悪くなってしまう。また、トランジスタ 11 , 12 , 21 , 22 のエミッターコレクタ間の飽和が起こることが考えられ、電流 I_0 、 I_1 を大きくすることに限界がある。

【0015】

このように従来の構成におけるQVCO等の発振回路においては、発振周波数のレンジを広げようとする、位相ノイズが悪くなり、位相ノイズを低減しようすると発振周波数のレンジが狭くなるといった相反する問題があり、これらの問題を同時に解決することはできなかった。さらに、発振周波数のレンジを広くすると、トランジスタ 11 , 12 , 21 , 22 のエミッターコレクタ間の飽和が起こり易くなると共に消費電力が増大し、QVCOをバッテリー駆動デバイスに適用する場合には問題となる。

【0016】

したがって、本発明の目的は、広い発振周波数レンジに亘って位相ノイズが良好に維持され、しかも消費電力が小さく、直交発振回路などの所望の位相差を以って発振する発振回路を、従来技術と比較してコストを殆ど上げることなく提供しようとするものである。

【0017】

【課題を解決するための手段】

本発明による発振回路は、それぞれが共振回路を有する第1および第2の電圧制御発振回路と、第1の電圧制御発振回路から発生される高周波信号を第2の電圧制御発振回路へ帰還する第1のバッファ増幅回路と、前記第2の電圧制御発振回路から発生される高周波信号を前記第1の電圧制御発振回路へ帰還する第2のバッファ増幅回路とを具え、前記第1および第2の電圧制御発振回路の各々の共振回路には可変容量素子を用い、これら第1および第2の電圧制御発振回路の共振回路に用いられた可変容量素子に印加する電圧を等しく調整して第1および第2の電圧制御発振回路から発生される互いに周波数が等しく、位相が90度ずれ

た高周波信号の周波数を制御するように構成したことを特徴とするものである。

【0018】

このような本発明による発振回路によれば、第1および第2の電圧制御発振回路の間のカップリングの強さを変化させて発振周波数を調整するのではなく、共振回路に設けた可変容量素子に印加する電圧を調整して発振周波数を制御するものであるから、第1、第2の電圧制御発振回路および第1、第2のバッファ増幅回路から流れる電流 I_0 および I_1 を所望の比、すなわち第1および第2の電圧制御発振回路から出力される高周波信号の位相差が 90° を保つ I_1/I_0 の最小の値に保つことができ、したがって発振周波数のレンジに亘って発振周波数と共振点とを原理的に一致させることができる。その際、 I_0 を第1、第2の電圧制御発振回路を構成するトランジスタが飽和しない程度に大きくし、 I_1 を小さくなるようにし、その結果として広い発振周波数レンジに亘って位相ノイズを良好に維持することができる。さらに、第1および第2のバッファ増幅回路から流れる電流 I_1 を小さな値とすることができるので、消費電力を抑えることができる。

【0019】

本発明による発振回路の好適な実施例においては、前記第1および第2の電圧制御発振回路と、第1および第2のバッファ増幅回路を単一の半導体チップに形成して半導体集積回路とすることができ、このような半導体集積回路は、種々の用途、特に製品を持ち歩く、いわゆるモバイル製品において有利で、位相ノイズが少なく、消費電力を抑えて使用することができる。

【0020】

【発明の実施の形態】

図3は、本発明による発振回路の第1の実施例の構成を示す回路図である。本例の発振回路は互いの位相がほぼ 90° ずれた2つの高周波信号を発生する直交発振回路として構成したものである。直交発振回路の全体の構成は図1に示した従来の直交発振回路と類似しているので、図3において図1に示した部分と同じ部分には同じ符号を付けて示す。本例においては、第1の電圧制御発振回路VCO1に設けた一対のトランジスタ11および12のコレクタ間に、逆極性に接続した一対の可変容量素子の一つであるバラクタダイオード（バリキャップ）61

および 6 2 を接続し、これらのバラクタダイオードの共通に接続したアノードに接続される制御端子 6 3 に制御電圧 V_c を印加するように構成する。また、一对のコイル 1 4 および 1 5 の共通接続点に接続された端子 6 4 には電源電圧 V_{cc} を印加する。

【 0 0 2 1 】

第 2 の電圧制御発振回路 $VCO2$ も同様に構成する。すなわち、一对のトランジスタ 2 1 および 2 2 のコレクタ間に、逆極性に接続した一对のバラクタダイオード 7 1 および 7 2 を接続し、これらのバラクタダイオードの共通に接続したアノードに接続される制御端子 7 3 に制御電圧 V_c を印加するように構成し、一对のコイル 2 4 および 2 5 の共通接続点に接続された端子 7 4 には電源電圧 V_{cc} を印加する。

【 0 0 2 2 】

また、第 1 および第 2 の電圧制御発振回路 $VCO1$ 、 $VCO2$ および第 1 および第 2 のバッファ増幅回路 $BAMP1$ 、 $BAMP2$ のそれぞれの一对のトランジスタの共通接続したエミッタをそれぞれトランジスタ 1 6、2 6 および 3 3、4 3 並びに抵抗 1 7、2 7 および 3 4、4 4 を経て第 1 の共通ライン $L1$ に接続し、この第 1 の共通ラインを大地電位 (GND) 等の基準電位に接続する。さらに、これらのトランジスタ 1 6、2 6 および 3 3、4 3 のベースを第 2 の共通ライン $L2$ に接続し、この第 2 の共通ラインを、エミッターコレクタ通路を電流源 I_s と直列に接続したトランジスタ 5 1 のベースおよびコレクタを電源電圧 V_{cc} に接続したトランジスタ 5 2 のエミッタに接続する。したがって、本発明においては、第 1、第 2 の電圧制御発振回路 $VCO1$ 、 $VCO2$ を流れる電流 I_0 および第 1、第 2 のバッファ増幅回路 $BAMP1$ 、 $BAMP2$ を流れる電流 I_1 はそれぞれ一定の値に固定されることになる。

【 0 0 2 3 】

本実施例においては、それぞれ制御端子 6 3 および 7 3 に印加される制御電圧 V_c を等しく調整することにより、第 1 および第 2 の電圧制御発振回路 $VCO1$ および $VCO2$ に設けられたバラクタダイオード 6 1、6 2 および 7 1、7 2 の容量値が変化し、これによってバラクタダイオードおよびコイル 1 4、1 5 および

24、25によって構成されるLC共振回路とほぼ同様の働きをする共振回路のリアクタンスが変化して共振点が変わり、これによって発振周波数が変化することになる。このように、発振周波数とこの共振回路の共振点とは全ての周波数でほぼ等しくなるので、位相ノイズが発振周波数によって変動することは殆どなくなる。

【0024】

このとき、第1、第2のバッファ増幅回路BAMP1、BAMP2から流れる電流 I_1 と、第1、第2の電圧制御発振回路VCO1、VCO2から流れる電流 I_0 との比 I_1/I_0 の値を、出力信号Xと出力信号Yとの位相差が 90° に保たれるような小さな最適値に設定すること、すなわち I_1 を小さく、 I_0 を大きく設定することによって発振周波数と共振点の周波数はほぼ等しくなり、位相ノイズを小さく抑えることができる。この場合、第1、第2のバッファ増幅回路BAMP1、BAMP2から流れる電流 I_1 を十分に小さくできるので、第1、第2の電圧制御発振回路VCO1、VCO2から流れる電流 I_0 を相対的に大きくすることができ、したがって広い発振周波数レンジに亘って位相ノイズを従来よりも良好に維持することができる。

【0025】

さらに、第1、第2のバッファ増幅回路BAMP1、BAMP2を流れる電流 I_1 を小さく抑えることができるので、低消費電力の直交発振回路を実現することができる。このようにして、第1および第2の電圧制御発振回路VCO1およびVCO2の出力端子18および28或いは19および29から周波数が等しく、位相が 90° ずれた、すなわち互いに直交した高周波信号を得ることができ、この高周波信号の位相ノイズ特性を広い周波数レンジに亘って良好に維持することができる。

【0026】

図4A～Cは、図3に示した本実施例の直交発振回路において、制御端子63および73に印加される制御電圧 V_c を変化させて発振周波数を変化させた時のVCOのインピーダンスの変化を示すものである。図4A、BおよびCは、それぞれ制御電圧 V_c を0V、2Vおよび2.8Vと変化させることによって発振周波数（点

線で示す) を 2. 0 0 GHz、1. 8 1 GHz および 1. 6 8 GHz と変化させたものである。また、本実施例による直交発振回路においては、共振点は 1 つのみであり、基本的に発振周波数は共振点に等しいので、これらの間にずれは殆ど生じない。

【0027】

図 5 は横軸にオフセット周波数 (Hz)、すなわち発振周波数から一定周波数ずらした周波数を取り、縦軸に位相ノイズ (dBc/Hz) の値を取って示したものである。この位相ノイズの値が小さいほど出力波形のスペクトラムが急峻であることを示しており、このスペクトラムの急峻度が実用性を示す重要な要素となるため、このグラフが高周波回路における実用性を示す重要な評価要素となる。

【0028】

図 5 は、図 1 に示した従来例と、図 3 に示した本発明の第 1 の実施例の直交発振回路において各周波数でのオフセット周波数一位相ノイズの関係を示すものである。すなわち、図 5 A の曲線 C_{2a} および C_{4a} は図 2 A と図 4 A の場合の位相ノイズ特性、すなわち発振周波数が 2. 0 GHz 付近での位相ノイズ特性をそれぞれ示しており、図 5 B の曲線 C_{2b} および C_{4b} は、それぞれ図 2 B と図 4 B の場合の位相ノイズ特性、すなわち発振周波数が 1. 8 GHz 付近での位相ノイズ特性を示している。さらに図 5 C の曲線 C_{2c} および C_{4c} は、それぞれ図 2 C と図 4 C の場合の位相ノイズ特性、すなわち発振周波数が 1. 7 GHz 付近での位相ノイズ特性を示している。

【0029】

例えば、発振周波数が約 2. 0 GHz の場合の位相ノイズ特性を表す図 5 A の曲線 C_{2a} および C_{4a} に示されているように、オフセット周波数が 1 KHz の場合の位相ノイズは従来例で約 -35. 8 dBc/Hz であるのに対し本発明では約 -60. 5 dBc/Hz と良好であり、その他のオフセット周波数においても本発明による方が位相ノイズは良好となっている。

【0030】

同様に、発振周波数が約 1. 8 GHz の場合の位相ノイズ特性を表す図 5 B の

曲線 C_{2b} および C_{4b} に示されているように、オフセット周波数が 1 KHz の場合の位相ノイズは従来例で約 -41.1 dBc/Hz であり、本発明では約 -60.7 dBc/Hz であり、その他のオフセット周波数においても本発明による方が良好な位相ノイズが得られている。さらに、発振周波数が約 1.7 GHz の場合の位相ノイズ特性を表す図 5C の曲線 C_{2c} および C_{4c} に示されているように、オフセット周波数が 1 KHz の場合の位相ノイズは、従来例で約 -47.4 dBc/Hz であるのに対し、本発明では約 -57.8 dBc/Hz であり、その他のオフセット周波数においても本発明による方が位相ノイズが良好となっている。

【0031】

図 5 に示すグラフからも分かるように、図 1 に示した従来の直交発振回路においては、発振周波数が約 1.7 GHz、約 1.8 GHz、約 2.0 GHz と変化した場合、位相ノイズが、例えばオフセット周波数が 1 KHz では、 -47.4 dBc/Hz 、 -41.1 dBc/Hz 、 -35.8 dBc/Hz と周波数が高くなるのに伴って悪くなっている。これは上述したように発振周波数が高くなるのに伴って共振点と発振周波数とのずれが大きくなることに由来している。

【0032】

これに対して図 3 に示した本発明による実施例では、発振周波数が約 1.7 GHz、約 1.8 GHz、約 2.0 GHz と変化した場合でも、位相ノイズは、例えばオフセット周波数が 1 KHz では、 -57.8 dBc/Hz 、 -60.7 dBc/Hz 、 -60.5 dBc/Hz と周波数の変化に拘らず殆ど変化せず、しかもその値は従来例に比べて改善されている。これは、前述のように、周波数が変化しても共振点と発振周波数とが基本的に一致しているためである。

【0033】

上述したところは、オフセット周波数を 1 KHz とした場合であるが、図 5 に示すグラフから明らかなようにその他のオフセット周波数、例えば 10 KHz のオフセット周波数で比較した場合についても同様な結果が得られる。

【0034】

図 6 は、本発明による発振回路の第 2 の実施例の構成を示すものであり、上述

した第 1 の実施例と同じく直交発振回路として構成したものである。本例において、図 3 に示した第 1 の実施例と同じ部分には同じ符号を付けて示した。本例では、電源電圧 V_{cc} と大地電位 (GND) 等の基準電位との間に抵抗 8 1、トランジスタ 8 2 および抵抗 8 3 の直列回路を接続し、このトランジスタ 8 2 のベースを第 2 の共通ライン L_2 に接続する。また、第 1 の電圧制御発振回路 VCO_1 では、トランジスタ 1 1 のコレクタとトランジスタ 1 2 のベースとの間にコンデンサ 8 4 を接続すると共に、トランジスタ 1 1 のベースとトランジスタ 1 2 のコレクタとの間にコンデンサ 8 5 を接続し、同様に第 2 の電圧制御発振回路 VCO_2 においては、トランジスタ 2 1 のコレクタとトランジスタ 2 2 のベースとの間にコンデンサ 8 6 を接続すると共に、トランジスタ 2 1 のベースとトランジスタ 2 2 のコレクタとの間にコンデンサ 8 7 を接続する。

【 0 0 3 5 】

さらに、上述したトランジスタ 8 2 のコレクタを、抵抗 8 8 を経てコンデンサ 8 4 とトランジスタ 1 2 のベースとの接続点に接続すると共に、抵抗 8 9 を経てコンデンサ 8 5 とトランジスタ 1 1 のベースとの接続点に接続する。同様に、トランジスタ 8 2 のコレクタを、抵抗 9 0 を経てコンデンサ 8 6 とトランジスタ 2 2 のベースとの接続点に接続すると共に、抵抗 9 1 を経てコンデンサ 8 7 とトランジスタ 2 1 のベースとの接続点に接続する。

【 0 0 3 6 】

また、コンデンサ 8 4 とトランジスタ 1 2 のベースとの接続点を第 1 のバッファ増幅回路 $BAMP_1$ のトランジスタ 3 1 のベースに接続し、コンデンサ 8 5 とトランジスタ 1 1 のベースとの接続点を第 1 のバッファ増幅回路 $BAMP_1$ のトランジスタ 3 2 のベースに接続する。同様に、コンデンサ 8 6 とトランジスタ 2 2 のベースとの接続点を第 2 のバッファ増幅回路 $BAMP_2$ のトランジスタ 4 1 のベースに接続し、コンデンサ 8 7 とトランジスタ 2 1 のベースとの接続点を第 2 のバッファ増幅回路 $BAMP_2$ のトランジスタ 4 2 のベースに接続する。その他の構成は図 2 に示した第 1 の実施例と同様である。

【 0 0 3 7 】

本例においては、第 1 および第 2 の電圧制御発振回路 VCO_1 および VCO_2

にバイアス回路を設けたものであるから、これらの電圧制御発振回路を最適な動作状態に設定することができ、さらに改善することができる。具体的にはトランジスタ 1 1、1 2、2 1、2 2 のベース電位をバイアス回路で調整することによりトランジスタの飽和を防ぐことができ、したがって位相ノイズの悪化を防ぐことができる。

【0038】

図 7 は本発明による発振回路の第 3 の実施例の構成を示す回路図である。本例における各電圧制御発振回路 VCO および各バッファ増幅回路 BAMP の構成は、図 3 に示した第 1 の実施例と同様であるので、図 3 に示した部分と同じ部分には同じ符号を付けて示し、その詳細な説明は省略する。本実施例においては、第 1 の実施例において用いた電圧制御発振回路 VCO とバッファ増幅回路 BAMP とを 3 組用い、これらを交互にリング状に接続することによって発振回路を構成している。

【0039】

第 1 のバッファ増幅回路 BAMP 1 に設けられたトランジスタ 3 1 および 3 2 は、それぞれのベースが第 1 の電圧制御発振回路 VCO 1 に設けられたトランジスタ 1 1 および 1 2 のコレクタに接続され、前記トランジスタ 3 1、3 2 のコレクタは第 2 の電圧制御発振回路 VCO 2 のトランジスタ 2 2 および 2 1 のコレクタに接続されている。

【0040】

第 2 のバッファ増幅回路 BAMP 2 に設けられたトランジスタ 4 1 および 4 2 は、それぞれのベースが第 2 の電圧制御発振回路 VCO 2 に設けられたトランジスタ 2 1 および 2 2 のコレクタに接続され、前記トランジスタ 4 1、4 2 のコレクタは第 3 の電圧制御発振回路 VCO 3 のトランジスタ 1 1 2 および 1 1 1 のコレクタに接続されている。

【0041】

第 3 のバッファ増幅回路 BAMP 3 に設けられたトランジスタ 1 2 1 および 1 2 2 は、それぞれのベースが第 3 の電圧制御発振回路 VCO 3 に設けられたトランジスタ 1 1 1 および 1 1 2 のコレクタに接続され、前記トランジスタ 1 2 1、

1 2 2 のコレクタは第 1 の電圧制御発振回路 V C O 1 のトランジスタ 1 1 および 1 2 のコレクタに接続されている。

【 0 0 4 2 】

また、第 1 ～第 3 の電圧制御発振回路 V C O 1 ～V C O 3 のそれぞれに設けられた 2 つのトランジスタの共通に接続されたエミッタは、それぞれ電流源 1 3 1、1 3 2、1 3 3 を経て大地電位 (GND) 等の基準電位に接続されている。これら 2 つのトランジスタの共通に接続されたエミッタからは電流 I_0 が流れる。また、第 1 ～第 3 のバッファ増幅回路 B A M P 1 ～B A M P 3 のそれぞれに設けられた 2 つのトランジスタの共通に接続されたエミッタは、それぞれ電流源 1 3 4、1 3 5、1 3 6 を経て基準電位に接続されている。これら 2 つのトランジスタの共通に接続されたエミッタからは電流 I_1 が流れる。

【 0 0 4 3 】

上述したように構成した本発明による発振回路の第 3 の実施例では、各電圧制御発振回路 V C O 1 ～V C O 3 からの高周波信号出力 X、Y、Z が互いに 60° の位相差を以って出力され、反転 X、反転 Y、反転 Z も互いに 60° の位相差を以って出力されることになる。したがって、使用目的に応じた所望の高周波信号出力を選択して取り出すことができる。

【 0 0 4 4 】

上述した第 3 の実施例の変形例として、第 1 ～第 3 の電圧制御発振回路 V C O 1 ～V C O 3 に設けられた 2 つのトランジスタの共通に接続されたエミッタを、第 1 および第 2 の実施例と同様に、ベースが電流源に接続されたトランジスタ (図示せず) のエミッターコレクタを経て大地電位 (GND) 等の基準電位に接続することもできる。同様に、第 1 ～第 3 のバッファ増幅回路 B A M P 1 ～B A M P 3 に設けられた 2 つのトランジスタの共通に接続されたエミッタを、第 1 および第 2 の実施例と同様に、ベースが電流源に接続されたトランジスタ (図示せず) のエミッターコレクタを経て基準電位に接続することもできる。

【 0 0 4 5 】

本発明は上述した実施例にのみ限定されるものではなく、幾多の変更や変形が可能である。例えば、発振回路内の複数の電圧制御発振回路中に共振回路には、

バラクタダイオードを用いて逆極性となるようにアノード同士を接続したが、カソード同士を接続しても良い。さらに、ゲートへの電圧を変化させることにより容量を変化させるMOSの一種であるMOSキャップといった他の可変容量素子を用いても良い。また、上述した実施例においては、複数の電圧制御発振回路の共振回路をLC共振回路と類似の回路を以て構成したが、可変容量素子と抵抗とを組み合わせたRC発振回路と類似の回路で構成することもできる。さらに、上述した実施例では、複数の電圧制御発振回路および複数のバッファ増幅回路を含めた全体を、単一の半導体チップに集積回路として構成しても良い。

【0046】

さらに、上述した実施例では、発振回路内の電圧制御発振回路とバッファ増幅回路の組み合わせを2組用いて、位相が 90° ずれた高周波信号を出力するか、或いはこれらの組み合わせを3組用いて、位相が 60° ずれた高周波信号を出力するように構成したが、発振回路内の電圧制御発振回路とバッファ増幅回路の組み合わせは、出力する高周波信号の所望の位相差に合わせて適当な組み合わせがかのうであり、 45° や 30° 等の位相差の出力も容易に得ることができる。

【0047】

上述したように、本発明による発振回路においては、第1および第2の電圧制御発振回路の共振回路に可変容量素子を設け、その印加電圧を変化させることによって共振点を変化させ、その結果として発振周波数を変えるようにしたので、第1および第2の電圧制御発振回路および第1および第2のバッファ増幅回路を流れる電流を従来のように変化させる必要はなく、その比が最適な値となるような一定の値とすることができるので、広い発振周波数レンジ内に亘って位相ノイズを良好に維持することができる。また、バッファ増幅回路を流れる電流を低い値とすることができるので、消費電力を低減することもできる。またこのような作用効果は、電圧制御発振回路とバッファ増幅回路の組み合わせを3組以上用いる場合にも同様に得ることができるものである。

【図面の簡単な説明】

【図1】 図1は、従来の直交発振回路の構成を示す回路図である。

【図2】 図2A～Cは、同じくその動作特性を説明するグラフである。

【図 3】 図 3 は、本発明による発振回路の第 1 の実施例の構成を示す回路図である。

【図 4】 図 4 A ~ C は、同じくその動作特性を示すグラフである。

【図 5】 図 5 A ~ D は、本発明による発振回路の動作特性を従来例と対比して示すグラフである。

【図 6】 図 6 は、本発明による発振回路の第 2 の実施例の構成を示す回路図である。

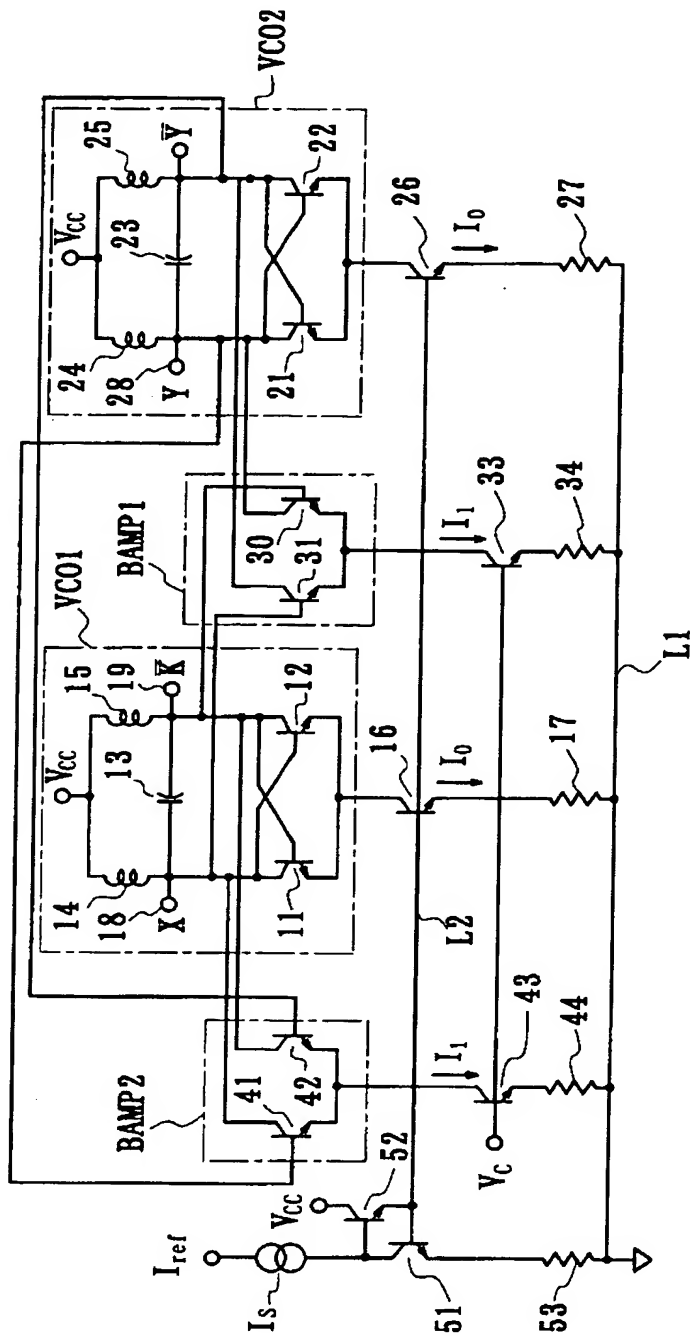
【図 7】 図 7 は、本発明による発振回路の第 3 の実施例の構成を示す回路図である。

【符号の説明】

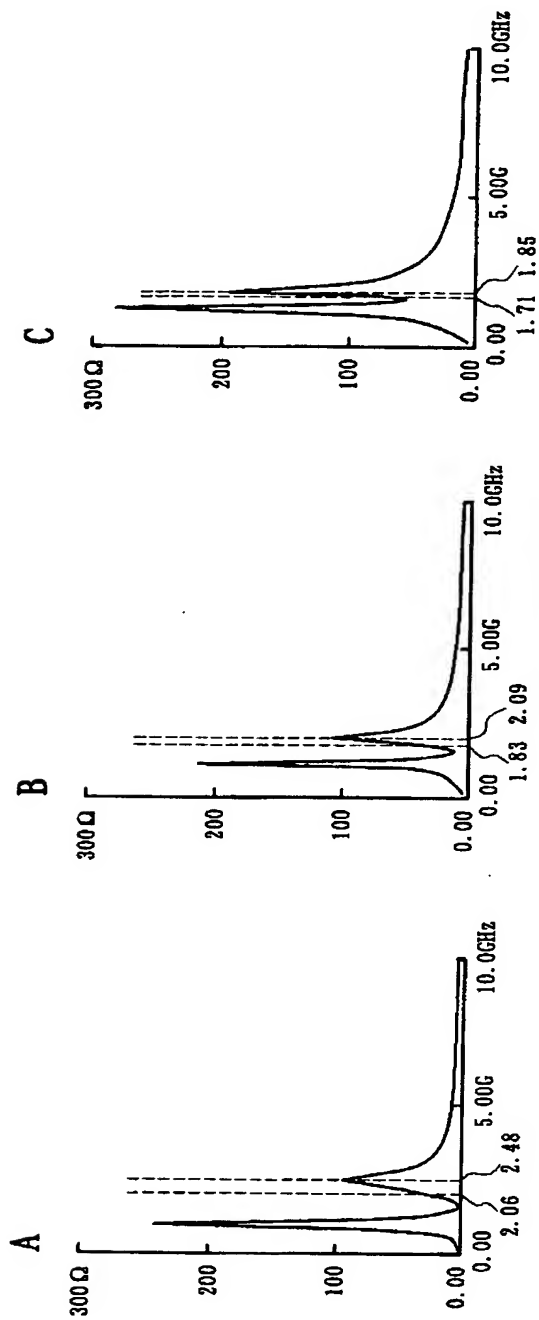
VCO 1、VCO 2、VCO 3 第 1、第 2、第 3 の電圧制御発振回路、 B A
MP 1、BAMP 2、BAMP 3 第 1、第 2、第 3 のバッファ増幅回路、 I_0
電圧制御発振回路を流れる電流、 I_1 バッファ増幅回路を流れる電流、 V_c
制御電圧、 V_{cc} 電源電圧、11、12、16、21、22、26、31 ~ 3
3、41 ~ 43、111、112、121、122 トランジスタ、14、15
、24、25 コイル、17、27、34、44 抵抗、18、19、28
、29 出力端子、61、62、71、72 バラクタダイオード

【書類名】 図面

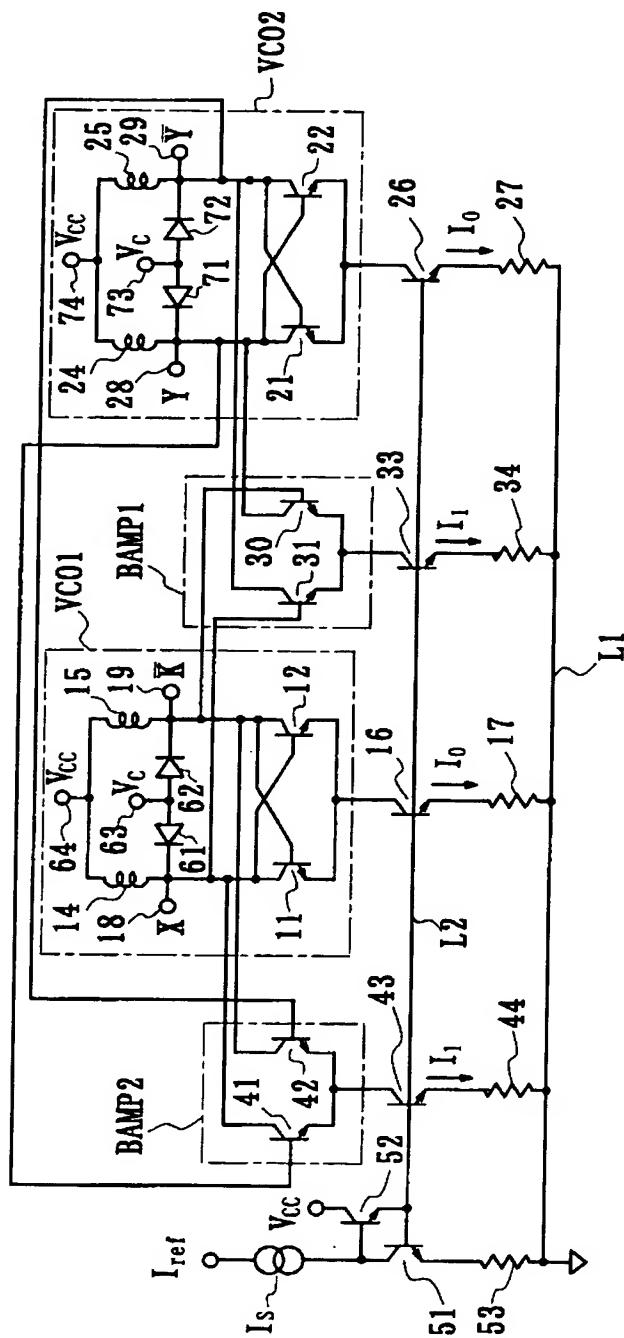
【図 1】



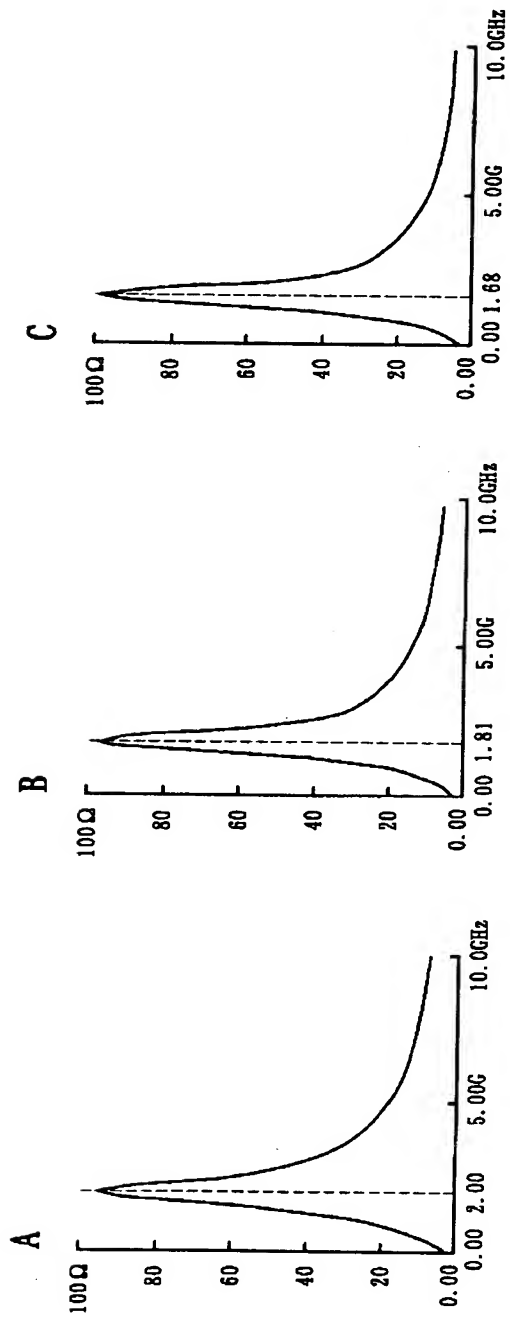
【図 2】



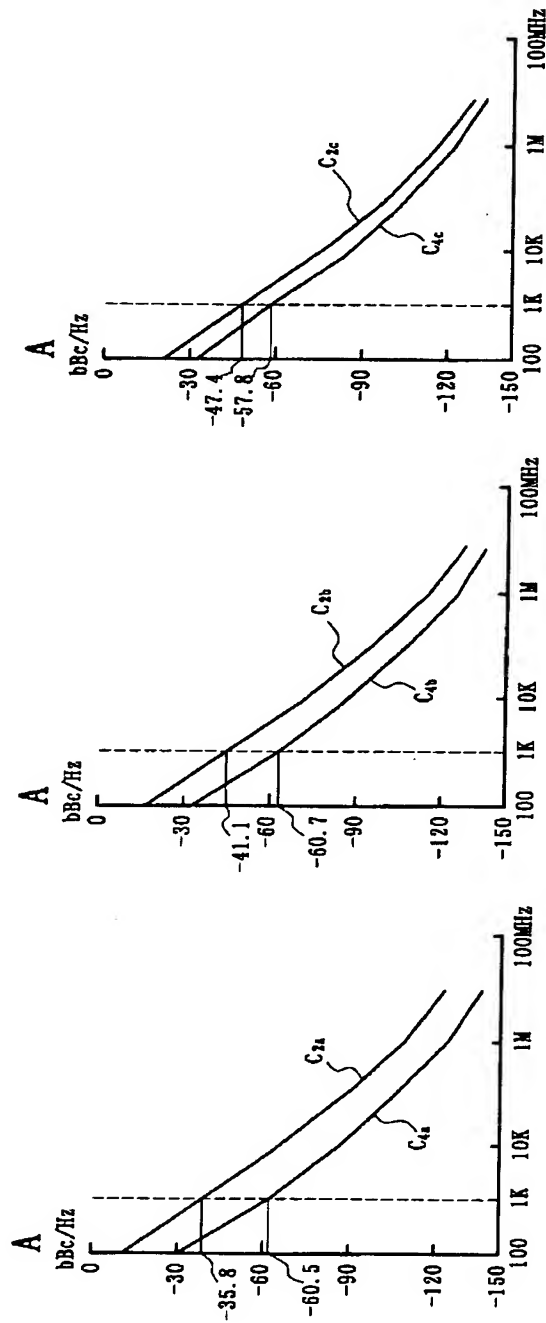
【図 3】



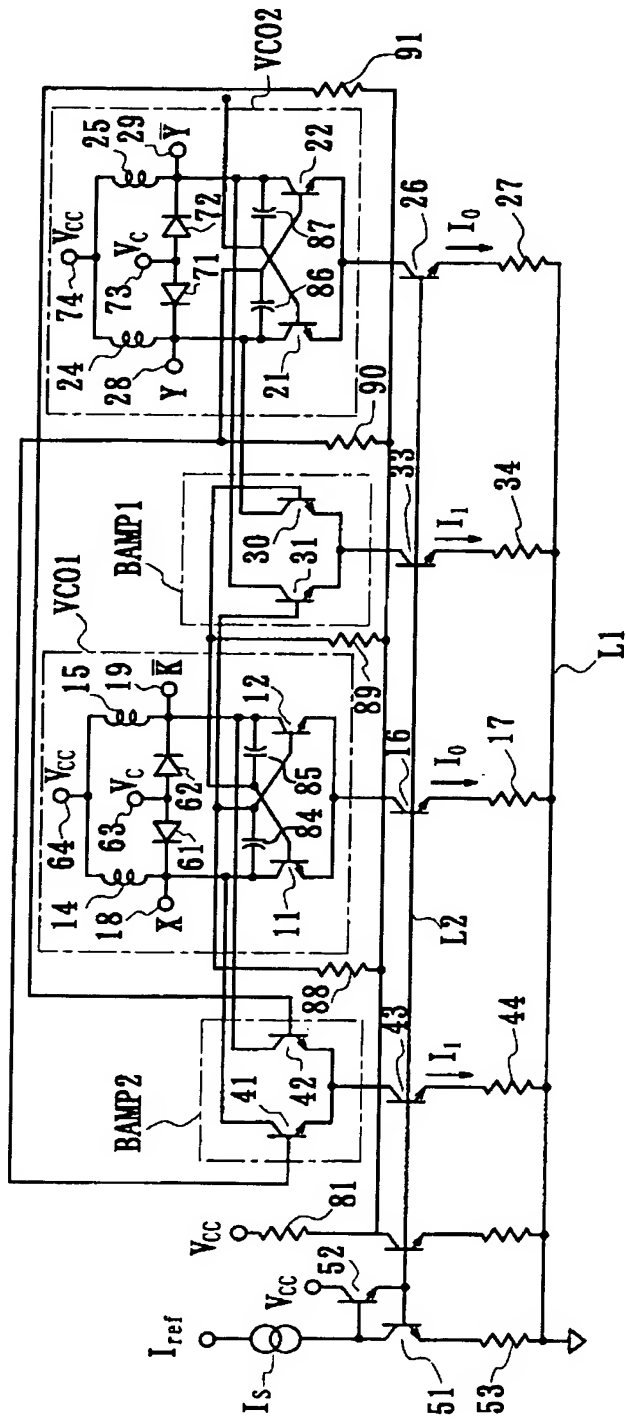
【図 4】



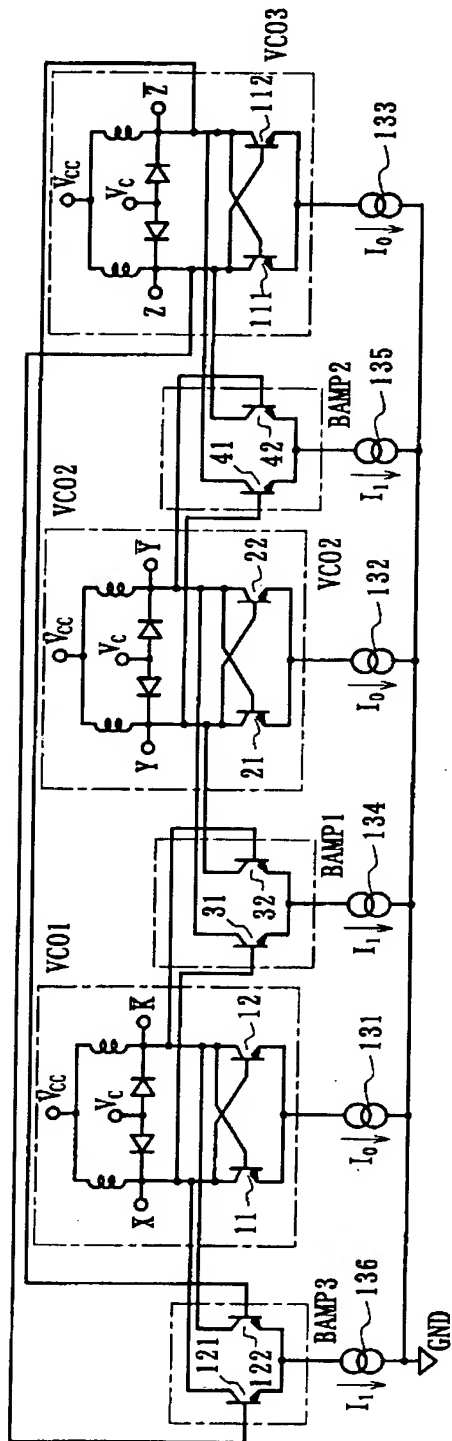
【図5】



【図 6】



【図7】



【書類名】 要約書

【要約】

【課題】 第 1 および第 2 の電圧制御発振回路と、第 1 および第 2 のバッファ増幅回路とをリング状に接続して、周波数が等しく、位相が 90° ずれた高周波信号を発生する直交発振回路において、広い周波数レンジに亘って位相ノイズを良好に維持すると共に消費電力が少なくする。

【課題を解決するための手段】 第 1 および第 2 の電圧制御発振回路 VCO 1 および VCO 2 の共振回路にバラクタダイオードを設け、このバラクタダイオードに印加される制御電圧を変化させて共振点を変化させ、それによって発振周波数を変化させる。第 1 および第 2 の電圧制御発振回路を流れる電流 I_0 および第 1 および第 2 のバッファ増幅回路 BAMP 1 および BAMP 2 を流れる電流 I_1 を所望の位相ノイズ特性が得られると共に消費電力を低減できる所定の値に固定できるので、発振周波数を変化させたときにも位相ノイズが変動しない。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000003067]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都中央区日本橋1丁目13番1号
氏 名 ティーディーケー株式会社